



Politechnika Wrocławska

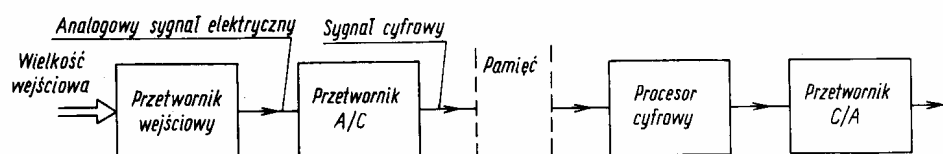


Przetwarzanie cyfrowo-analogowe

Przetworniki CA

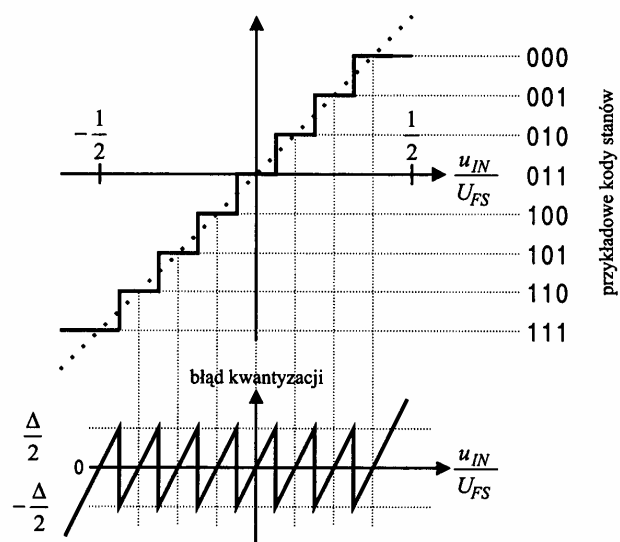


Przetwarzanie CA i AC



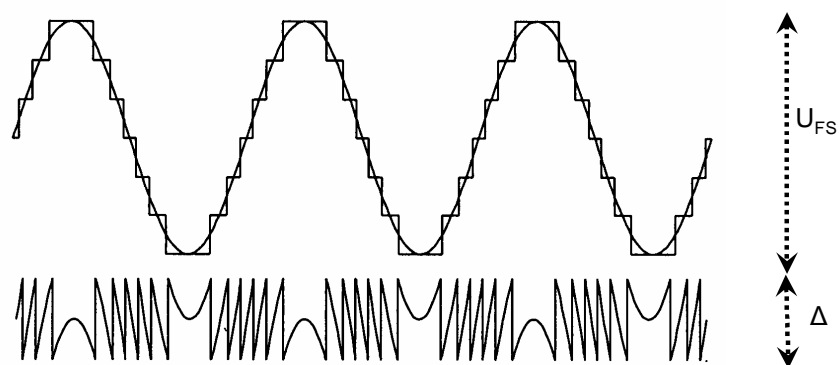


Przetwarzanie - błąd kwantyzacji



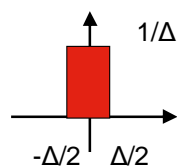


Błędy przetwarzania





Błędy przetwarzania - dynamika



$$P_N = \int_{-\infty}^{\infty} x^2 p(x) dx = \frac{1}{\Delta} \int_{-\Delta/2}^{\Delta/2} x^2 dx = \frac{\Delta^2}{12} = \frac{\left(U_{FS}/2^n\right)^2}{12}$$

$$SNR = 10 \log \frac{P_S}{P_N} = 10 \log \left(\frac{\left(\frac{U_{FS}}{2}\right)^2}{\frac{\left(\frac{U_{FS}}{2^n}\right)^2}{12}} \right) = 6,02 \cdot n + 1,76 \text{ [dB]}$$

n – ilość bitów



Dynamika

Długość słowa	2^n	Δ Dla $U_{FS}=10V$	SNR [dB]	?
4	16	0,625 V	26	
8	256	39 mV	50	Telefon ISDN
10	1024	9,8 mV	62	
12	4096	2,4 mV	72	Miernik uniwersalny
16	65536	0,15 mV	98	CD
20	1048576	9,5 μV	122	
24	16777216	0,59 μV	146	?

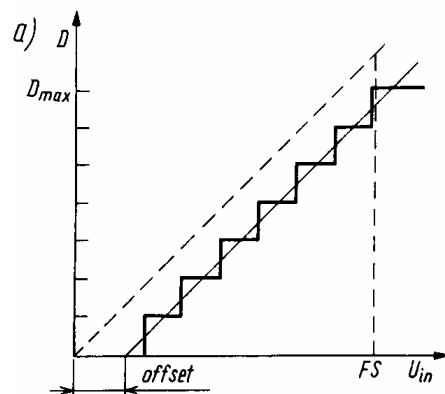


Wybrane kody binarne

Liczba	Zapis znak-moduł (w naturalnym kodzie binarnym)	Zapis uzupełnień do dwóch	Przesunięty kod binarny
+7	0111	0111	1111
+6	0110	0110	1110
+5	0101	0101	1101
+4	0100	0100	1100
+3	0011	0011	1011
+2	0010	0010	1010
+1	0001	0001	1001
+0	0000	0000	1000
-0	1000	(0000)	(1000)
-1	1001	1111	0111
-2	1010	1110	0110
-3	1011	1101	0101
-4	1100	1100	0100
-5	1101	1011	0011
-6	1110	1010	0010
-7	1111	1001	0001
-8	-	1000	0000

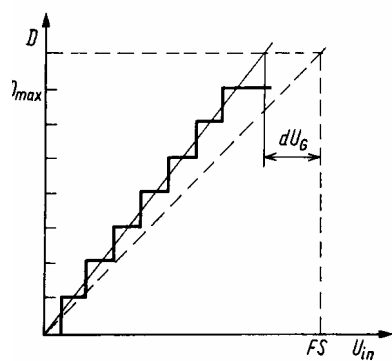


Błędy przetwarzania przesunięcie zera (offset)



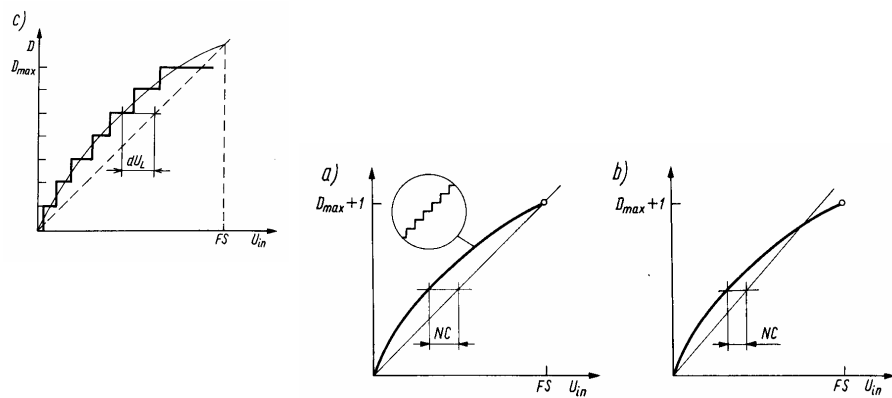


Błędy przetwarzania błąd skali



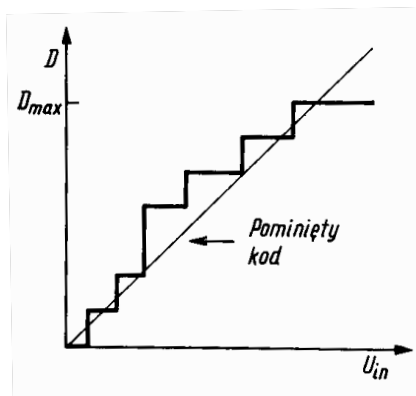


Błędy przetwarzania błąd nieliniowości całkowej (integral nonlinearity)





Błędy przetwarzania błąd nieliniowości różniczkowej (differential nonlinearity)



$$NR < \frac{U_{FS}}{2^n} \quad - \text{To przetwornik nie gubi kodów}$$

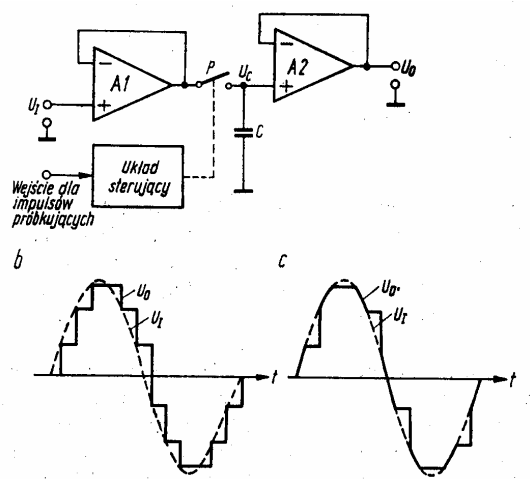


Inne błędy

- Termiczny przesunięcia zera (dryft zera)
- Termiczny zmiany liniowości ($U_{FS}(T)$)
- Zmiany skali od napięcia zasilania
- Zmiany skali od temperatury
- Błąd liniowości
- Kwantyzacji ($U_{FS}/2^n$)
- Całkowity błąd (najgorszy przypadek)
- Całkowity błąd średniokwadratowy



Próbkowanie układ PP (SH - sample and hold)

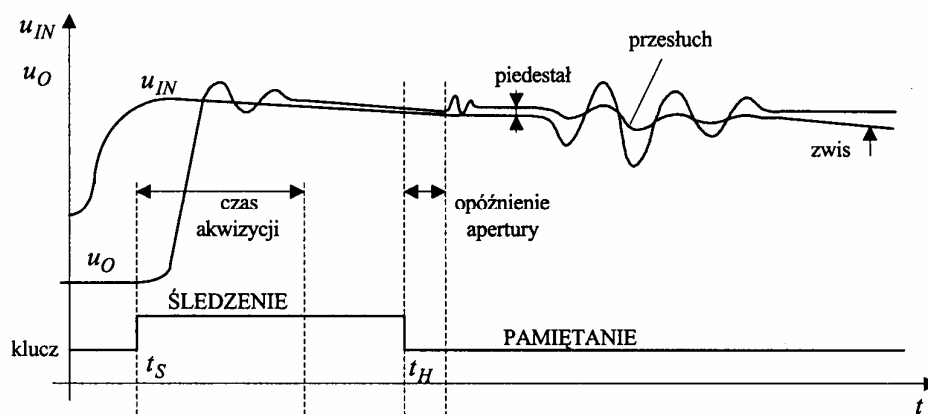


Tryb próbkowania
i pamiętania

Tryb śledzenia i
pamiętania

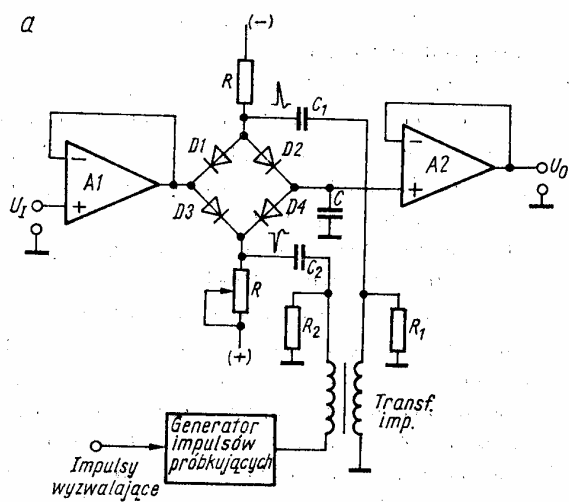


Układ PP - parametry



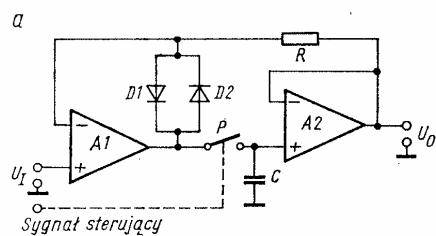


Szybki układ PP

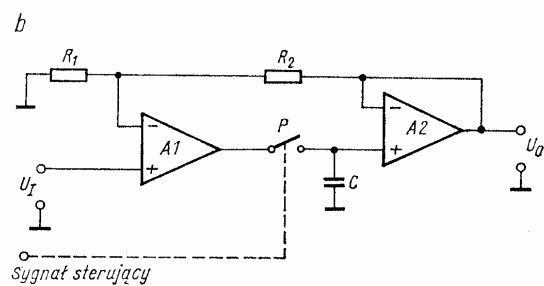




Układy PP ze sprzężeniem zwrotnym



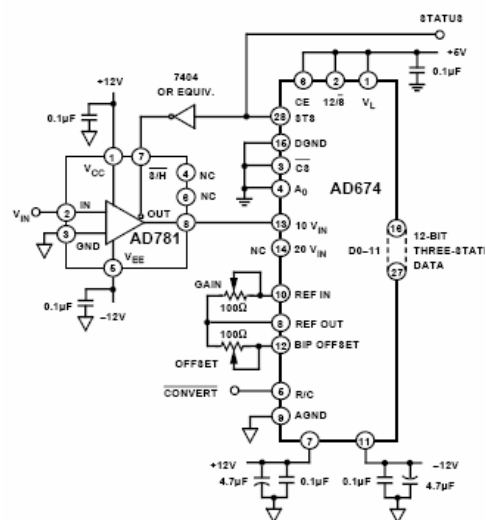
wtórnikowy




ze wzmacnieniem



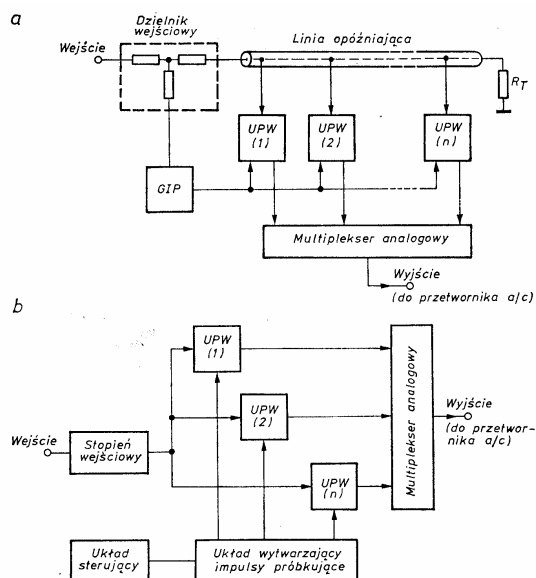
SHA - AD781 (700ns)



<div>  Politechnika Wroclawska </div>										
<div>AD781 - niektóre parametry</div>										
Parameter	AD781J			AD781A			AD781S			Units
	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
SAMPLING CHARACTERISTICS										
Acquisition Time										ns
10 V Step to 0.01%		600	700		600	700		600	700	ns
10 V Step to 0.1%		500	600		500	600		500	600	MHz
Small Signal Bandwidth		4			4			4		MHz
Full Power Bandwidth		1			1			1		
HOLD CHARACTERISTICS										
Effective Aperture Delay (25°C)	-35	-25	-15	-35	-25	-15	-35	-25	-15	ns
Aperture Jitter (25°C)		50	75		50	75		50	75	ps
Hold Settling (to 1 mV, 25°C)		250	500		250	500		250	500	ns
Droop Rate		0.01	1		0.01	1		0.01	1	μV/μs
Feedthrough (25°C)										
(V _{IN} = ±5 V, 100 kHz)		-86			-86			-86		dB
ACCURACY CHARACTERISTICS ¹										
Hold Mode Offset	-4	-1	+3	-4	-1	+3	-4	-1	+3	mV
Hold Mode Offset Drift		10			10			10		μV/°C
Sample Mode Offset		50	200		50	200		50	200	mV
Nonlinearity		±0.002	±0.003		±0.002	±0.003		±0.003	±0.005	% FS
Gain Error		±0.01	±0.025		±0.01	±0.025		±0.01	±0.025	% FS



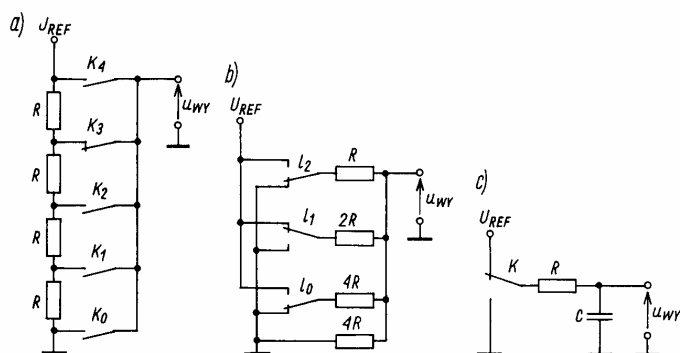
Bardzo szybkie układy SH





Przetworniki CA

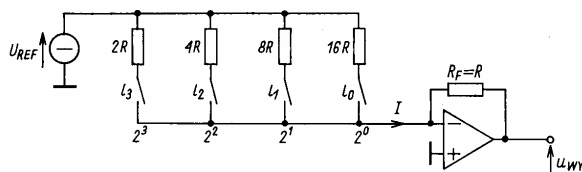
- a. Równoległe (liczba kluczy 2^n)
- b. Wagowe (liczba kluczy n)
- c. Zliczające (liczba kluczy 1 - PWM)



Ts 23.1



Przetwornik CA sumowanie ważonych prądów



$$u_{wy} = -U_{ref} \frac{L}{16}$$

$$u_{wy} = -U_{ref} \frac{L}{2^n}$$

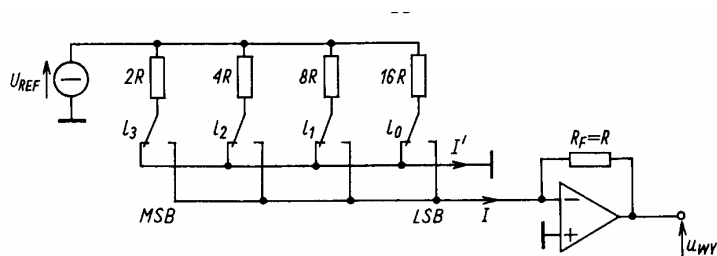
Wady:

przeładowywanie pojemności pasożytniczych rezystorów,
zmiennie obciążanie źródła odniesienia.

Ts 23.2



Przetwornik CA zestyki przełączane

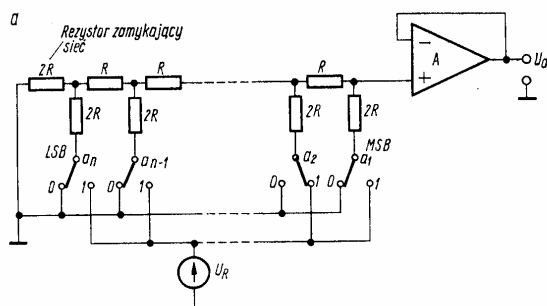


$$u_{wy} = -U_{ref} \frac{L}{2^n}$$

Trs 23.3



Przetwornik CA drabinka rezystancyjna R-2R

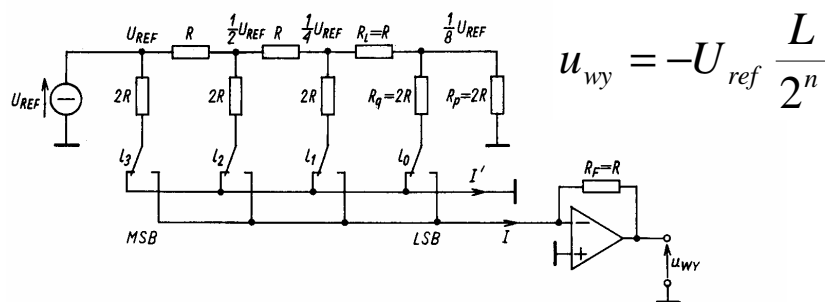


Zalety:

- Łatwe wykonanie powtarzalnych rezystorów,
- Źródło odniesienia obciążone jest rezystancją R ,
- Może być stosowany bez wzmacniacza.



Przetwornik CA drabinka rezystancyjna odwrócona R-2R



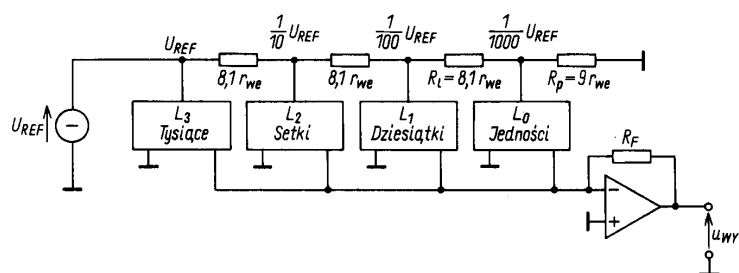
Zalety:

- Łatwe wykonanie powtarzalnych rezystorów,
- Źródło odniesienia obciążone jest rezystancją R ,
- Na rezystorach stale są te same napięcia – większa szybkość.

Ts 23.4



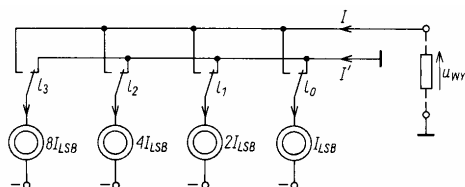
Przetworniki CA łączone wagowo



Kuta 9.9



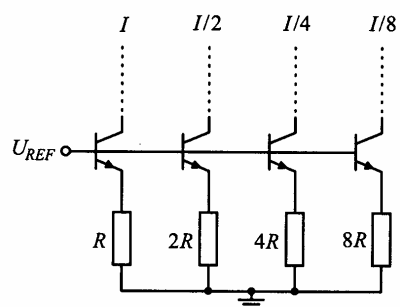
Przetwornik CA ze źródłami prądowymi



$$u_{wy} = ILR_L$$



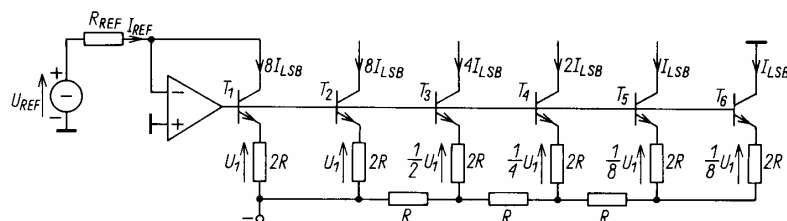
Przetwornik CA ze źródłami prądowymi



Trudne do realizacji w układzie scalonym



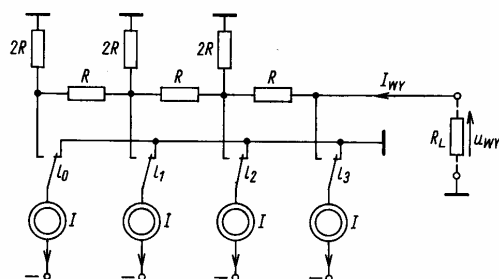
Przetwornik CA ze źródłami prądowymi



Ponieważ prądy kolektorów są różne to dla uzyskania równych U_{be} należy stosować tranzystory o różnych wielkościach (lub wieloemiterowe)

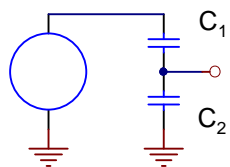
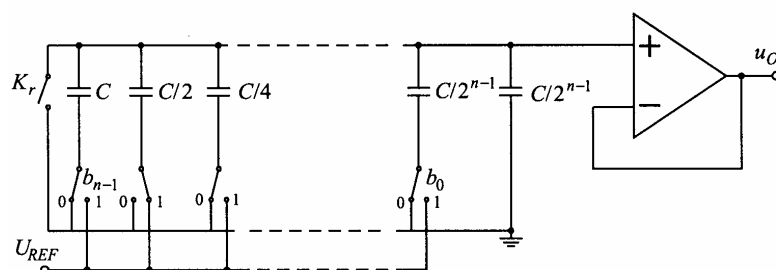


Przetwornik CA ze źródłami prądowymi (szybki)





Przetwornik CA podziałem ładunku drabinka pojemnościowa



$$u_{wy} = U_{ref} \frac{L}{2^n}$$

Kuta 9.19 9.20



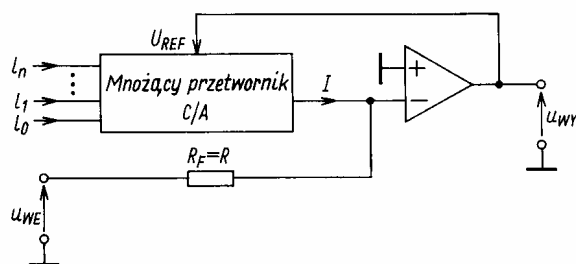
Przetwornik CA mnożące

$$\left. \begin{array}{l} u_{wy} = U_{ref} \frac{L}{2^n} \\ U_{ref} = u_{we} \end{array} \right\} \Rightarrow u_{we} \bullet \frac{L}{2^n}$$

Wszystkie dotychczas pokazane struktury
były przetwornikami mnożącymi



Przetwornik CA dzielące



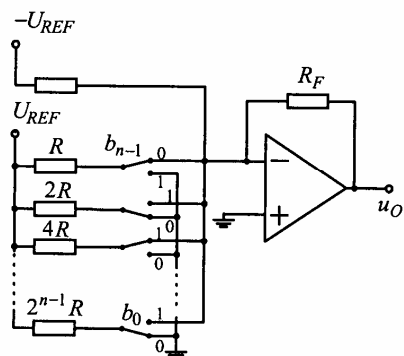
$$u_{wy} = -u_{we} \frac{2^n}{L}$$

Ts 23.15



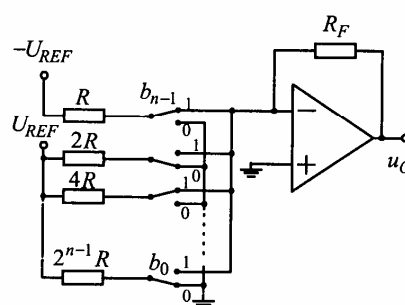
Przetworniki z bipolarnym wyjściem

a)



Przesunięty kod binarny

b)



Kod uzupełnień do 2



Kody zapisu liczb ze znakiem

Wartość analogowa	Przesunięty kod bipolarny	Zapis uzupełnień do dwóch	Zapis znak/moduł
$+FS - 1 \text{ LSB}$	1111 1111	0111 1111	0111 1111
$+\frac{1}{2}FS$	1100 0000	0100 0000	0100 0000
$+1 \text{ LSB}$	1000 0001	0000 0001	0000 0001
0	1000 0000	0000 0000	0000 0000 (+0) 1000 0000 (-0)
-1 LSB	0111 1111	1111 1111	1000 0001
$-\frac{1}{2}FS$	0100 0000	1100 0000	1100 0000
$-FS + 1 \text{ LSB}$	0000 0001	1000 0001	1111 1111
$-FS$	0000 0000	1000 0000	-

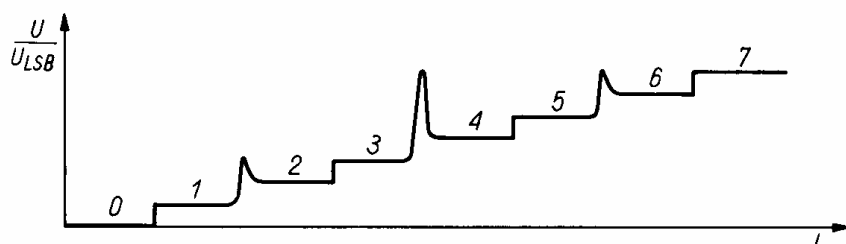


Przetwornik CA parametry

- Monotoniczność
- Błąd całkowy (liniowość)
- nielineowość różniczkowa
- Przesunięcie zera (offset)
- Błąd skalowania
- Dynamika - rozdzielczość
- „Glitch”



Błąd dynamiczny „glitch”





Przetwornik AD420

FEATURES

4 mA–20 mA, 0 mA–20 mA or 0 mA–24 mA Current Output

16-Bit Resolution and Monotonicity

$\pm 0.012\%$ Max Integral Nonlinearity

$\pm 0.05\%$ Max Offset (Trimable)

$\pm 0.15\%$ Max Total Output Error (Trimable)

Flexible Serial Digital Interface (3.3 MBPS)

On-Chip Loop Fault Detection

On-Chip 5 V Reference (25 ppm/°C Max)

Asynchronous CLEAR Function

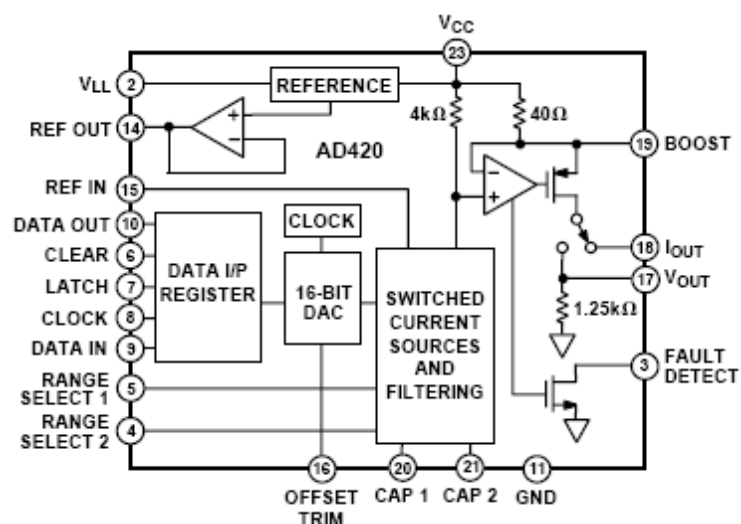
Maximum Power Supply Range of 32 V

Output Loop Compliance of 0 V to $V_{CC} - 2.5$ V

24-Lead SOIC and PDIP Packages

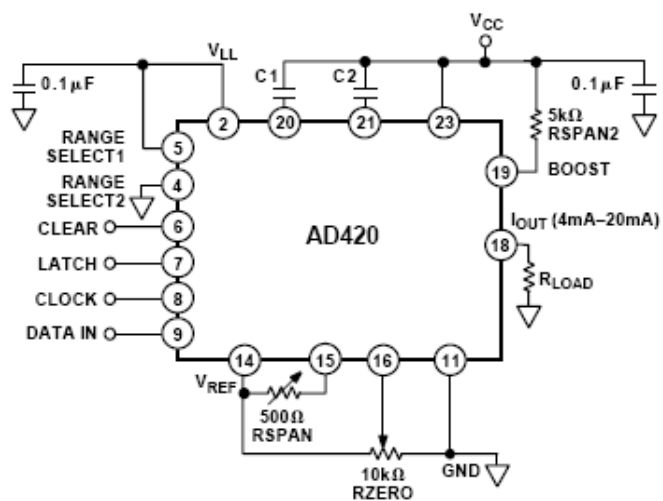


Przetwornik AD420





Przetwornik AD420





Przetwornik AD5337,-8,-9

FEATURES

AD5337

2 buffered 8-bit DACs in 8-lead MSOP

AD5338, AD5338-1

2 buffered 10-bit DACs in 8-lead MSOP

AD5339

2 buffered 12-bit DACs in 8-lead MSOP

Low power operation: 250 mA @ 3 V, 300 mA @ 5 V

2-wire (I²C-compatible) serial interface

2.5 V to 5.5 V power supply

Guaranteed monotonic by design over all codes

Power-down to 80 nA @ 3 V, 200 nA @ 5 V

3 power-down modes

Double-buffered input logic

Output range: 0 V to V_{REF}

Power-on reset to 0 V

Simultaneous update of outputs ($\overline{\text{LDAC}}$ function)

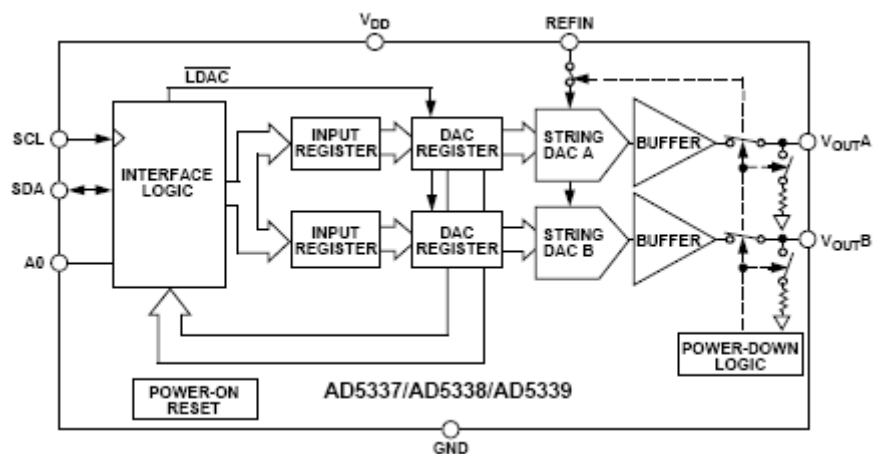
Software clear facility

Data readback facility

On-chip rail-to-rail output buffer amplifiers

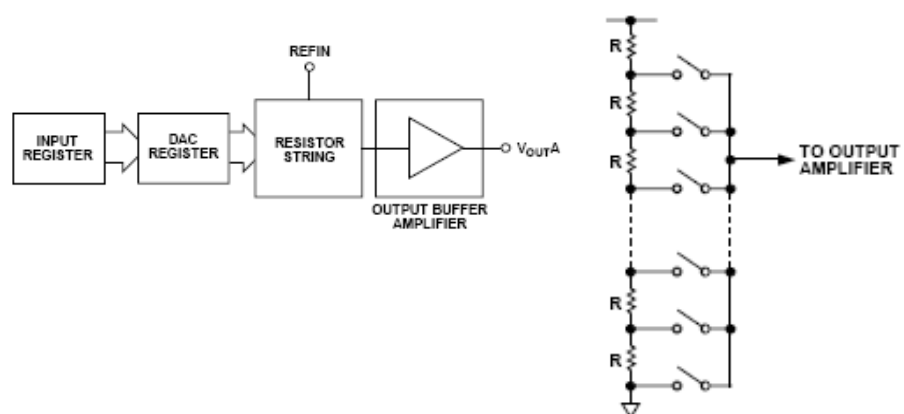
Temperature range: -40°C to +105°C

Przetwornik AD5337,-8,-9





Przetwornik AD5337,-8,-9





Przetwornik AD5337,-8,-9

Parameter ¹	A Grade			B Grade			Unit	B Version ² Conditions/Comments
	Min	Typ	Max	Min	Typ	Max		
DC PERFORMANCE ^{3,4}								
AD5337								
Resolution		8			8		Bits	Guaranteed monotonic by design over all codes
Relative Accuracy		±0.15	±1		±0.15	±0.5	LSB	
Differential Nonlinearity		±0.02	±0.25		±0.02	±0.25	LSB	
AD5338								
Resolution		10			10		Bits	Guaranteed monotonic by design over all codes
Relative Accuracy		±0.5	±4		±0.5	±2	LSB	
Differential Nonlinearity		±0.05	±0.5		±0.05	±0.50	LSB	
AD5339								
Resolution		12			12		Bits	Guaranteed monotonic by design over all codes
Relative Accuracy		±2	±16		±2	±8	LSB	
Differential Nonlinearity		±0.2	±1		±0.2	±1	LSB	
Offset Error		±0.4	±3		±0.4	±3	% of FSR	Lower deadband exists only if offset error is negative
Gain Error		±0.15	±1		±0.15	±1	% of FSR	
Lower Deadband		20	60		20	60	mV	
Offset Error Drift ⁵		-12			-12		ppm of FSR/°C	ΔV _{CC} = ±10%
Gain Error Drift ⁵		-5			-5		ppm of FSR/°C	
Power Supply Rejection Ratio ⁵		-60			-60		dB	
DC Crosstalk ⁶		200			200		μV	R _L = 2 kΩ to GND or V _{DD}



Przetwornik ADV7129

FEATURES

192-Bit Pixel Port Allows 2048 × 2048 × 24 Screen Resolution

360 MHz, 24-Bit True-Color Operation

Triple 8-Bit D/A Converters

8:1 Multiplexing

Onboard PLL

RS-343A/RS-170 Compatible Analog Outputs

TTL Compatible Digital Inputs

Internal Voltage Reference

Standard 8-Bit MPU I/O Interface

DAC-DAC Matching: Typ 2%, Adjustable to 0.02%

+5 V CMOS Monolithic Construction

304-Pin PQFP Package

APPLICATIONS

Ultrahigh Resolution Color Graphics

Image Processing

Drives 24-Bit Color 2K × 2K Monitors



Przetwornik ADV7129

